

КОМБИНАТ МИКРОПРОЦЕССОРНОЙ ТЕХНИКИ

Правец

персональный микрокомпьютер

ПРАВЕЦ-8С

Техническое описание

БАЗА РАЗВИТИЯ И ВНЕДРЕНИЯ

С О Д Е Р Ж А Н И Е

1. ПРЕДНАЗНАЧЕНИЕ ИЗДЕЛИЯ.....	5
2. ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ.....	8
2.1. МИКРОПРОЦЕССОР.....	8
2.2. ПАМЯТЬ.....	8
2.3. ИНТЕРФЕЙСНЫЕ СОЕДИНИТЕЛИ.....	8
2.4. ИНТЕРФЕЙСНЫЕ МОДУЛИ.....	9
2.5. ВИДЕОМОНИТОР.....	9
2.6. РЕЖИМЫ ИЗОБРАЖЕНИЯ.....	9
2.7. КЛАВИАТУРА.....	9
2.8. ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ.....	9
2.9. ПИТАЮЩЕЕ НАПРЯЖЕНИЕ.....	10
2.10. ПОТРЕБЛЯЕМАЯ МОЩНОСТЬ.....	10
2.11. ДОПУСТИМАЯ НАГРУЗКА СТАБИЛИЗИРОВАННЫХ НАПРЯЖЕНИЙ..	10
2.12. ГАБАРИТНЫЕ РАЗМЕРЫ.....	10
2.13. МАССА.....	10
3. СОСТАВ ИЗДЕЛИЯ И КОМПЛЕКТНОСТЬ ДОСТАВКИ.....	11
4. ВОЗМОЖНОСТИ РАСШИРЕНИЯ СИСТЕМЫ.....	11
5. УСТРОЙСТВО И ПРИНЦИП ДЕЙСТВИЯ.....	13
5.1. ОСНОВНАЯ (ПРОЦЕССОРНАЯ) ПЛАТА.....	13
5.2. БЛОК ПИТАНИЯ.....	44
5.3. КЛАВИАТУРА.....	44
6. УКАЗАНИЯ ТРЕБОВАНИЙ ТЕХНИКИ БЕЗОПАСНОСТРИ.....	45

7. ПОДГОТОВКА ИЗДЕЛИЯ К РАБОТЕ И РАБОТА С ПРАВЕЦ 8С.....	46
7.1. ПОДГОТОВКА ИЗДЕЛИЯ К РАБОТЕ.....	46
8. ПРИЛОЖЕНИЯ.....	47

1. ПРЕДНАЗНАЧЕНИЕ ИЗДЕЛИЯ.

ПРАВЕЦ 8С - универсальный восьмибитовый персональный компьютер, предназначенный для индивидуального пользования потребителями различных профессий и квалификации. Компьютер не требует специальных климатических условий эксплуатации, питание осуществляется однофазным напряжением 220V. Размеры компьютера позволяют монтировать его на любом рабочем месте.

Его обслуживание является простым и удобным и описано в настоящем техническом описании.

ПРАВЕЦ 8С - мощное средство для выполнения быстрых и точных вычислений, надежная система для сохранения, использования и актуализации информации. Компьютер может использоваться для управления работой промышленных устройств и облегчает обработку больших массивов данных, получаемых от них.

Основным устройством ввода является клавиатура. В ней использована таблица QWERTY, которая дает возможность вводить **строчные** и **заглавные** буквы кириллицы и латиницы, числа **от 0 до 9** и **специальные символы**. Кроме того, **клавиатура** содержит клавиши редактирования (СТРЕЛКА ВЛЕВО, СТРЕЛКА ВПРАВО, СТРЕЛКА ВВЕРХ, СТРЕЛКА ВНИЗ, TAB и DELETE), специальные клавиши (ESCAPE, CONTROL, SHIFT, RETURN, CAPS LOCK, RESET и КИРИЛЛИЦА/ЛАТИНИЦА) и функциональные клавиши (F1 и F2). Предусмотрена возможность изменения таблицы согласно требованиям ГОСТ и БДС. Основным устройством вывода является видеомонитор. Могут быть использованы стандартные монохроматические или RGB мониторы, которые подключаются к соединителю BNC, смонтированному на задней панели компьютера, или к RGB выходу, находящемуся на основной плате, соответственно. Изображение может быть как буквенно-цифровым, так и графическим.

ПРАВЕЦ 8С работает под управлением широко распространенных операционных систем DOS 3.3, ProDOS, UCSD p-System, CP/M. В компьютере имеется встроенный РАСШИРЕННЫЙ БЕЙСИК, предоставляется возможность работы на языках высокого уровня. В компьютере использованы две кодовые таблицы - семибитовая и восьмибитовая, которые устанавливаются программно. Во время работы с семибитовой кодовой таблицей компьютер является программно совместимым с ПРАВЕЦ 82, ПРАВЕЦ 8М, ПРАВЕЦ 8А, Apple][е. Использование восьмибитовой кодовой таблицы дает возможность одновременно работать со строчными и заглавными буквами кириллицы и латиницы.

ПРАВЕЦ 8С аппаратно совместим с ПРАВЕЦ 82, ПРАВЕЦ 8М, а также с компьютерами более нового поколения ПРАВЕЦ 8А, Apple][е, за исключением тех модулей, которые связаны с расширением памяти или с преобразованием изображения из 40 в 80-колоный режим. Это так, поскольку **ПРАВЕЦ 8С** имеет 64К расширения оперативной памяти на основной плате, что позволяет непосредственно реализовать 80-колоный режим.

В компьютере предусмотрена возможность коммуникации с другими электронными приборами по асинхронному последовательному интерфейсу RS-232. При использовании модема возможна коммуникация по коммутируемым телефонным каналам.

К **ПРАВЕЦ 8С** могут быть подключены дополнительно следующие периферийные устройства:

- два накопителя на гибких магнитных дисках (НГМД) для загрузки и сохранения программ и данных, непосредственно в гнезда, находящиеся на основной плате; возможно подключение до 4-х дополнительных НГМД с помощью контроллеров;

- печатающее устройство - для отпечатывания листингов программ, результатов их выполнения, документов и т.д.;

- устройство ввода графической информации - с/ем чертежей, рисунков;

- устройство вывода графической информации;
- контроллер для подключения компьютера в локальную вычислительную сеть и др.

Высокие технические характеристики, удобство программирования, программная и аппаратная совместимость с ПРАВЕЦ 82, делают ПРАВЕЦ 8С универсальным средством компьютеризации человеческой деятельности в различных областях жизни:

- образование и обучение;
- наука и техника, промышленность;
- администрация, планирование и управление;
- сфера информации;
- развлечения.

2. ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

2.1. МИКРОПРОЦЕССОР:

CM630 с тактовой частотой 1018 kHz.

2.2. ПАМЯТЬ:

- оперативная - 128K на основной плате. Тип используемых схем - динамическая память с организацией 64Kx1, время доступа - 120-150 ns.;

- постоянная - 16K, содержащая системные программы МОНИТОР и ИНТЕРПРЕТАТОР РАСШИРЕННОГО БЕЙСИКА, а также программу управления компьютером в режиме изображения 80 символов в строке; 2K4K, содержащая драйверы параллельного интерфейса (стандарт CENTRONICS), асинхронного последовательного интерфейса (стандарт RS-232) и драйвер для контроллера НГМД;

- внешняя - возможность подключения НГМД. Емкость одного НГМД - 143K.

2.3. ИНТЕРФЕЙСНЫЕ СОЕДИНИТЕЛИ:

- гнездовые с 50-ю контактами - 3 шт.;

- DIL с 16-ю контактами для аналогового входа и клавиатуры - 2 шт.;

- штыревой с 20-ю контактами для параллельного интерфейса - 1 шт.;

- штыревой с 20-ю контактами для подключения НГМД - 2 шт.;

- штыревой, тип CANON, с 9-ю контактами, или штыревой с 6-ю контактами для асинхронного последовательного интерфейса (стандарт RS-232) - 1 шт.;

- гнездовой, тип CANON, с 9-ю контактами, или магнетофонный гнездовой с 5-ю контактами для RGB-выхода - 1 шт.;

2.4. ИНТЕРФЕЙСНЫЕ МОДУЛИ.

Возможно подключение модулей, производства КМТ Правец, а также модулей независимых производителей:

- модуль GPIB - параллельный интерфейс для подключения измерительных приборов, поставляется по выбору;
- СР/М - модуль со вторым микропроцессором, необходим для работы с операционной системой СР/М, поставляется по выбору;
- модули FDC для подключения дополнительных НГМД.
- модуль U-LAN - для подключения в локальную сеть и др.

2.5. ВИДЕОМОНИТОР:

монохромный или цветной RGB.

2.6. РЕЖИМЫ ИЗОБРАЖЕНИЯ:

- текстовый - 24 строки по 40 символов или 24 строки по 80 символов в строке;
- графика с низкой разрешающей способностью - 48 строк по 40 полей 16-ти цветов или 48 строк по 80 полей 16-ти цветов (последний режим не устанавливается командами Бейсика, а осуществляется с помощью программ на машинном языке);
- графика с высокой разрешающей способностью - 192 строки по 280 точек 6-ти цветов или 192 строки по 560 точек 12-ти цветов (последний режим не устанавливается командами Бейсика, а осуществляется с помощью программ на машинном языке).

2.7. КЛАВИАТУРА:

64 клавиши, в том числе - две функциональных.

2.8 ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ (ПО):

- резидентное ПО - РАСШИРЕННЫЙ БЕЙСИК;
- операционные системы: DOS 3.3, ProDOS, CP/M (для работы с которой необходимо подключить модуль CP/M), USCD p-System и др.;
- языки высокого уровня - BASIC COMPILER, PASCAL, C, PILOT, LOGO, FORTRAN, COBOL и др.

2.9. ПИТАЮЩЕЕ НАПРЯЖЕНИЕ:

220V $\pm 10\%$, 50Hz $\pm 1\text{Hz}$.

2.10. ПОТРЕБЛЯЕМАЯ МОЩНОСТЬ:

Не более 70W.

2.11. ДОПУСТИМАЯ НАГРУЗКА СТАБИЛИЗИРОВАННЫХ НАПРЯЖЕНИЙ:

- +5V - 4.0A;
- +12V - 1.5A;
- -5V - 0.25A;
- -12V - 0.25A.

2.12. ГАБАРИТНЫЕ РАЗМЕРЫ: 405x130x475mm.

2.13. МАССА: 5kg.

3. СОСТАВ ИЗДЕЛИЯ

Персональный компьютер **ПРАВЕЦ 8С** - компактное устройство, включающее микропроцессор с постоянной и оперативной памятью, клавиатуру и схемы, обслуживающие ее, схемы для генерирования монохромного и RGB-изображения, цифровые входы и выходы, аналоговые входы, интерфейсные соединители для подключения дополнительных модулей, контроллер для НГМД; интерфейсы - параллельный, стандарт CENTRONICS, и последовательный, стандарт RS-232; громкоговоритель и питание.

4. ВОЗМОЖНОСТИ РАСШИРЕНИЯ СИСТЕМЫ

На основной плате персонального компьютера **ПРАВЕЦ 8С** расположены три интерфейсных соединителя с 50-ю контактами (нумерация справа налево - XS4, XS5, XS6).

Примечание: Интерфейсным соединителям XS4, XS5, XS6 соответствуют логические номера $n = 7, 5$ и 4 . Они определяют приоритет соединителя по прерыванию, а также нумерацию сигналов DEV SEL n и I/O SEL n .

Интерфейсные соединители могут быть использованы для добавления дополнительных модулей с целью расширения возможностей системы. Модули могут быть специализированными - АЦП, ЦАП, цифровые входы и выходы, модуль GPIB и др. -, а могут быть и стандартными, - модуль CP/M, последовательный асинхронный интерфейс ASI и др. Число модулей, которые могут быть подключены к восьмибитовым персональным компьютерам фамилии **ПРАВЕЦ**, непрерывно растет.

Часть из них перечислена в разделе 2 настоящего технического описания, но этот список может быть расширен модулями других производителей. Основное требование, которое необходимо соблюдать при расширении системы, - мощность

комбинации модулей не должна превышать допустимые нагрузки питания.

К сведению, приводим характеристики части применяемых модулей:

- основная плата - +5V/1,5A, +12V/0,01A, -12V/0,01A;
- клавиатура - +5V/0.05A;
- модуль СР/М - +5V/0.30A;
- мощность, потребляемая НГМД, изменяется в широких пределах, в зависимости от производителя.

5. УСТРОЙСТВО И ПРИНЦИП ДЕЙСТВИЯ

Восьмибитовые персональные компьютеры фамилии Правец разработаны таким образом, чтобы соблюдалась аппаратная и программная совместимость с широко распространенным компьютером Apple][е. В более поздних версиях компьютера созданы условия для работы с восьмибитовой кодовой таблицей (ПРАВЕЦ 8А). В результате чего расширен символьный набор компьютера (включены строчные буквы кириллицы и латиницы).

Компьютер состоит из трех самостоятельных блоков - блока питания, процессорной платы и клавиатуры.

В настоящем разделе описаны составные части изделия и связи между ними.

5.1. ОСНОВНАЯ (ПРОЦЕССОРНАЯ) ПЛАТА

Полная принципиальная схема процессорной платы приведена в Приложении 4.

5.1.1. МИКРОПРОЦЕССОР

Используемый процессор - СМ630 восьмибитовый, аналог 6502. Работает с тактовой частотой 1018кГц (1/14 частоты кварцевого генератора). Схема расположения выводов представлена в Приложении 1.

5.1.2. ГЕНЕРАЦИЯ ТАКОВЫХ И СИНХРОНИЗИРУЮЩИХ ИМПУЛЬСОВ

Схемы для генерации тактовых и синхронизирующих импульсов:

- кварцевый генератор, выполненный в виде гибридной интегральной схемы. Используется кварцевый кристалл (G1) с частотой 14318кГц. Этот сигнал является основным для системы, в дальнейшем обозначается 14М;

- двухступенчатый делитель частоты. Реализован на ИС 74F109 (D14). На его выходах получают тактовые последовательности 7М, 3.58М;

- схема, вырабатывающая тактовые импульсы процессора Ф0 и Ф1, стробирующие импульсы адреса строки и колонны памяти *PRAS и *PCAS, стробирующий сигнал зарядки параллельных видеоданных в схему для превращения их в последовательный код *LDPS, тактовую частоту для этой схемы VID7М и синхронизирующий сигнал общего назначения Q3. Все эти функции реализованы на одной специализированной ИС СМ633 (D11), которая представляет собой твердо запрограммированную логическую матрицу. Схема расположения выводов представлена в Приложении 1.

5.1.3. АДРЕСНЫЕ БУФЕРЫ

Адресные буферы реализованы двумя ИС 74LS244 (D44 и D48) . Их входы подключены к адресной магистрали процессора, а выходы - к адресной магистрали компьютера. Они почти всегда открыты, так как процессор адресует все устройства в компьютере.

Единственным исключением является режим DMA, при котором внешнее устройство, осуществляющее непосредственный доступ к памяти компьютера, после того как выдаст сигнал *DMA, должно выработать адреса и сигнал R/*W.

5.1.4. БУФЕРЫ ДЛЯ ДАННЫХ

Шина данных ПК **ПРАВЕЦ 8С**, разделена на две части:

- внутренняя шина данных. Непосредственно к этой шине подключены микропроцессор, оперативная и постоянная память, схема управления памятью (MMU), схема управления встроенными устройствами ввода-вывода, буферы клавиатуры и видео, программно управляемый ключ для выбора внутренней кодовой таблицы;

- внешняя шина данных. К ней подключаются все устройства, использующие периферийные соединители XS4, XS5, XS6, устройства ввода/вывода - RS-232, CENTRONICS, контроллер НГМД, а также постоянная память, содержащая драйверы для них и для режима RGB; цифровой и аналоговые входы компьютера и седьмой бит данных клавиатуры.

Внутренняя и внешняя шина данных разделены буфером данных - ИС 74LS245 (D55). При ЧТЕНИИ буфер данных всегда открыт, а при ЗАПИСИ - только во время активного $\Phi 0$. В обоих случаях направление обмена определяется сигналом MD IN/*OUT, который вырабатывается MMU, таким образом, что буфер открыт от внешней к внутренней шине данных только при условии, что выполняется операция ЧТЕНИЕ с адресов \$C060 - \$C06F или с адресов \$C100 - \$CFFF (программно управляемый ключ, см. 5.1.12., SLOT3ROM и SLOT4XROM включены).

Примечание: когда сигнал *INH активирован, адресная область \$D000 - \$FFFF является частью области, связанной с периферийными соединителями XS4, XS5 и XS6, и в этом случае микропроцессор не может адресовать ни постоянную, ни оперативную память, находящуюся на тех же адресах на основной плате.

5.1.5. УПРАВЛЕНИЕ ПАМЯТЬЮ

Управление памятью реализовано с помощью БИС типа CM631 (D42) - т.н. MMU. Ее предназначение, - используя управляющие и тактовые сигналы R/*W, *DMA, *INH, $\Phi 0$, Q3 и *PRAS, дешифровать адрес, выданный микропроцессором и, в зависимости от состояния встроенных программно управляемых ключей, выработать следующие сигналы:

* Сигнал MD IN/*OUT. Этот сигнал определяет, связаны устройства, имеющие выданный адрес, с внешней или с внутренней шиной данных. Управляет буфером данных.

*** Сигналы *ROMEN1 и *ROMEN2.** Эти сигналы выдаются, когда выполняется операция ЧТЕНИЕ из постоянной памяти компьютера. Сигнал *ROMEN1 генерируется при обращении к области \$E000 - \$FFFF (сигнал *INH не активирован), а сигнал *ROMEN2 - при обращении к одной из областей:

- **\$C1D0 - \$C2FF** (программно управляемый ключ SLOTСХROM выключен);
- **\$C300 - \$C3FF** (программно управляемые ключи SLOTСХROM и SLOTСЗROM выключены);
- **\$C400 - \$C4FF** (программно управляемый ключ SLOTСХROM выключен);
- **\$C800 - \$CFFF** (программно управляемый ключ SLOTСЗROM выключен, сделано обращение к области \$C300 - \$C3FF и не выдан адрес \$CFFF);
- **\$D000 - \$CFFF** (сигнал *INH не активирован).

*** Сигнал CXXH.** Этот сигнал выдается, когда есть обращение к внешним периферийным устройствам и к тем из встроенных периферийных устройств, которые связаны с внешней шиной данных.

*** Сигнал *KBD.** Строб чтения клавиатуры.

*** Сигнал *CASN.** Разрешает доступ к памяти на основной плате.

*** Сигнал *EN80.** Разрешает доступ к дополнительной памяти. Открывает буфер данных, использующийся только для расширения памяти. Разрешает поступление к дополнительной памяти сигнала R/*W под именем R/*W80.

*** Сигналы RA0-RA7.** Это мультиплексированные адреса, необходимые для адресации оперативной памяти во время процессорного цикла (Ф0). Во время цикла обновления дисплея (Ф1) выходы MMU на шинах RA0-RA7 находятся в высокоимпедансном состоянии.

*** Сигнал MD7.** По этому сигналу можно судить о состоянии программно управляемых ключей. Более подробно это описано в 5.1.12.

Схема расположения выводов представлена в Приложении 1.

5.1.6.УПРАВЛЕНИЕ ВСТРОЕННЫМИ УСТРОЙСТВАМИ ВВОДА-ВЫВОДА

Управление встроенными устройствами ввода-вывода обеспечивает считывание с клавиатуры и связанное с этим установление внутренней кодовой таблицы, управление встроенным громкоговорителем, выдачу сигналов на цифровые выходы компьютера, восприятие информации, поступающей на цифровые и аналоговые входы компьютера, установление режима изображения. Условно к этим схемам включают и схемы выработки видеосигнала. Эти задачи выполняются несколькими функционально связанными группами схем:

- специализированная БИС типа СМ632 (D45) - т.н. IOU. Ее предназначение, - используя управляющие и тактовые сигналы R/*W, *C0XX, Q3 и *PRAS, дешифровать выданный микропроцессором адрес и, в зависимости от этого, задействовать один из встроенных программно управляемых ключей. Последние управляют режимами видеоизображения, режимом AUTO REPEAT клавиатуры, выходом громкоговорителя и цифровыми выходами компьютера. В IOU встроены схемы генерирования синхросмеси и схемы генерирования адресов, необходимых для освежения дисплея и оперативной памяти компьютера. На выходах IOU получаются следующие сигналы:

- * **Сигналы RA0-RA7.** Это мультиплексированные адреса, необходимые для адресации оперативной памяти во время цикла ее освежения и соответственно освежения дисплея (Ф1). Во время процессорного цикла выходы IOU на шины RA0-RA7 находятся в высокоимпедансном состоянии.
- * **Сигналы *RA9 и *RA10.** Два сигнала, которые используются при определении режима текстового изображения (нормальный или инверсный). В графическом режиме они эквивалентны двум старшим битам видеоданных - VID6 и VID7.

- * **Сигнал *CLRG.** Сигнал, разрешающий прохождение цветного синхросигнала по системе NTSC.
 - * **Сигнал *SINC.** Синхросмесь, необходимая для выработки комплексного видеосигнала.
 - * **Сигналы SEGA, SEGB и VC.** В текстовом режиме определяют, которые из восьми строк матрицы символа изображаются на экране. В режиме графики с низкой разрешающей способностью сигнал VC определяет, которое из двух цветных пятен, дефинированных одним байтом, изображается на экране.
 - * **Сигнал SPCR.** Сигнал управления встроенным громкоговорителем.
 - * **Сигнал GR.** Сигнал, показывающий, что компьютер находится в графическом режиме.
 - * **Сигнал *WNDW.** Этот сигнал запрещает включение последовательных данных в видеосигнал. Он активирован во время обратного хода луча по строкам и кадрам.
 - * **Сигнал *80VID.** Разрешает 80-колонный режим.
 - * **Сигнал H0.** Младший бит счетчика, определяющий горизонтальную позицию символа на экране.
 - * **Сигнал AN0, AN1, AN2 и AN3.** Цифровые выходы компьютера стробируются сигналом *STB, вырабатываемым схемой 74LS154 (D61). Для более подробного описания см. 5.1.12.
 - * **Сигнал MD7.** Состояние встроенных в IOU программно управляемых ключей можно прочесть на шине MD7. Для более подробного описания см. 5.1.12.
- Схема расположения выводов представлена в Приложении 1.

- Цифровые входы. ПК **ПРАВЕЦ 8С** имеет три цифровых входа, обозначенных соответственно как **SW1, SW2 и SW3**. С первыми двумя из них связаны функциональные клавиши F1 и F2. Состояние цифровых входов, после прохождения через мультиплексор по адресам \$C06X (ИС 74LS251 - D1^F),

воспринимается микропроцессором на седьмой шине данных D7. Для более подробного описания см. 5.1.12.

- Аналоговые (потенциометрические) входы. Подобно своим предшественникам **ПРАВЕЦ 8С** имеет четыре потенциометрических входа. Их состояние воспринимается микропроцессором на шине D7 после мультиплексирования по адресу \$C06X (ИС 74LS251 - D15). Обнуление аналоговых входов выполняется сигналом *C07X. Для более подробного описания см. 5.1.12.

- Схемы управления клавиатурой. Эти схемы включают:

- * Буфер реализованный на ИС 74LS374 (D18). В этот буфер по сигналу STROBE, выработанному клавиатурой, и при активированном сигнале *ENKBD записываются семь младших битов кода нажатой клавиши. Микропроцессор читает ее содержимое на шинах MD0-MD6. Это происходит после того, как микропроцессор выдаст адрес \$C010, MMU по этому адресу выдаст сигнал *KBD. Для более подробного описания см. 5.1.12.
- * Буфер, реализованный на одном из D-триггеров ИС 74LS74 (D12). В него по сигналу STROBE, выданному клавиатурой, записывается восьмой бит кода, генерированного клавиатурой. Последний считывается процессором по шине D7 на адрес \$C060. Для более подробного описания см. 5.1.12.
- * Программно управляемый ключ, определяющий тип используемой кодовой таблицы (семи- или восьмибитовая). Реализован на втором D-триггере ИС 74LS74 (D12). Его состояние устанавливается при помощи операции ЗАПИСЬ по адресу \$C06X и определяется данными, выданными на шину MD0. Микропроцессор может читать состояние этого ключа с шины D6 на тот же адрес. Для более подробного описания см. 5.1.12.

- Схемы выработки видеосигнала и управления режимом изображения. В эту группу попадают:

- * Схемы генерирования основных тактовых сигналов компьютера - 14М, VID7М, *LDPS, Ф0 (см. 5.1.2.).
- * Схема управления устройствами ввода-вывода IOU с встроенными программно управляемыми ключами (для более подробного описания см. 5.1.12.) и генерируемыми ею сигналами - *RA9, *RA10, SEGA, SEGB, VC, GR, *WNDW, *SYNC.
- * Буфер видеоданных. Реализован на двух ИС 74LS374 (D53 и D49). Первый отделяет шину видеоданных от внутренней шины данных. В него по переднему фронту Ф0 записывается информация, выданная на внутреннюю шину данных. Содержимое этого буфера поступает на шину видеоданных по заднему фронту Ф0. Второй отделяет расширение памяти от шины видеоданных. Используется при работе в 80-колодном режиме. В него по переднему фронту Ф0 записывается информация, выданная на шины расширения памяти. Содержимое этого буфера поступает на шину видеоданных по заднему фронту Ф1.
- * Знаковый генератор. Реализован на EPROM объемом 8К (ИС 2764 - D20) и содержит два независимых один от другого набора символов, которые переключаются с помощью мостика XP5. Его предназначение, - в зависимости от режима видеоизображения (дефинирован управляющими сигналами GR, SEGA, SEGB и VC), преобразовывать видеоданные в символы или в изображение с низкой или высокой разрешающей способностью.
- * Схема преобразования параллельного выхода знакового генератора в последовательный (ИС 74LS166 - D17). Она преобразует байт с выхода знакового генератора, получившийся как результат преобразования видеоданных, с параллельного в последовательный код. Загрузка байта

производится по сигналу *LDPS. Скорость преобразования определяется тактовым сигналом VID7M, частотой 7M или 14M.

- * Смеситель - драйвер. Реализован на одном транзисторе - VT1 2Т3606. Служит для смещения параллельных данных (SERIAL) со синхросмесью (*SYNC), а также для буферирования видеовыхода.

- Схема управления встроенным громкоговорителем. Реализована на двух транзисторах - VT3 2Т3606 и VT4 2Т6551.

5.1.7. ОПЕРАТИВНАЯ ПАМЯТЬ

Оперативная память компьютера имеет объем 128К - 64К основной памяти, 64К - расширение.

Основную память составляют 8 ИС типа 4164, связанных с внутренней шиной данных. Это динамическая память, требующая выполнения полного цикла освежения каждые две микросекунды. Для увеличения быстродействия компьютера освежение памяти совмещено с освежением дисплея и совершается схемой IOU во время Φ_1 , т.е. независимо от работы процессора. Адресация памяти процессором осуществляется во время Φ_0 , а мультиплексирование адреса - схемой MMU. Адресные стробы *RAS и *CAS вырабатываются схемами генерирования тактовых и синхронизирующих импульсов, см. 5.1.2. Сигнал ЧТЕНИЕ/ЗАПИСЬ MR/*W получается буферированием общего для компьютера сигнала R/*W.

Расширение памяти составляют 8 ИС типа 4164, связанных с внутренней шиной данных через двунаправленный буфер типа 74LS245 (D59), стробируемый сигналом *EN80. Направление буфера определяется сигналом R/*W. *EN80 вырабатывается MMU и служит для работы с расширением памяти. Освежение расширения осуществляется таким же образом, как и освежение основной памяти, с той разницей, что сигнал MR/*W получается

буферированием общего для компьютера R/*W по разрешению *EN80 - R/*W80.

5.1.8. ПОСТОЯННАЯ ПАМЯТЬ

Построена на трех схемах типа 2764, объемом 8К, две из которых (D41 и D46) подключены к внутренней шине данных, а одна (D38) - к внешней. Память, подключенная к внутренней шине данных, объемом 16К, содержит резидентное программное обеспечение компьютера.

Память, подключенная к внешней шине данных, имеет объем 2Х4К. Первые 4К содержат драйверные программы, обслуживающие НГМД, параллельный интерфейс CENTRONICS и последовательный интерфейс RS-232, а вторые 4К могут содержать программное обеспечение потребителя. Выбор рабочей памяти осуществляется мостиком ХР7.

5.1.9. ДЕШИФРИРОВАНИЕ ОБЛАСТЕЙ ПАМЯТИ, ПРЕДНАЗНАЧЕННЫХ ДЛЯ ИСПОЛЬЗОВАНИЯ ВНЕШНИМИ ПЕРИФЕРИЙНЫМИ УСТРОЙСТВАМИ

Внешние периферийные устройства используют адресное пространство с \$C090 по \$CFFF, которое разделено на три области:

- область, предназначенная для использования схемами управления периферийных модулей \$C090-\$C0FF. Она разделена на семь областей по 16 байт следующим образом:

\$C090-\$C09F - эта область используется модулем параллельного интерфейса (тип CENTRONICS), обращение к адресу из нее активирует сигнал C09X;

\$C0A0-\$C0AF - эта область используется модулем последовательного интерфейса RS232, обращение к адресу из нее активирует сигнал C0AX;

\$C0B0-\$C0BF - используется при работе в восьмидесятиколоном режиме;

\$C0C0-\$C0CF, \$C0D0-\$C0DF, \$C0F0-\$C0FF - области, предназначенные для использования модулями потребителя, установленными соответственно на периферийных соединителях XS6, XS5 и XS4. Обращение к адресу из них активирует соответственно сигналы *DEV.SEL4, *DEV.SEL5 и *DEV.SEL7;

\$C0E0-\$C0EF - эта область используется контроллером НГМД, обращение к адресу из нее активирует сигнал COEX;

- область, предназначенная для использования резидентным программным обеспечением периферийных модулей, - **\$C100-\$C7FF**. Она разделена на семь областей по 256 байт следующим образом:

\$C100-\$C1FF - по этим адресам в постоянной памяти, подключенной к внешней шине данных (ИС 2764 - D38), располагается драйвер, управляющий обменом данных по параллельному интерфейсу. Обращение к этим адресам активирует сигнал C1XX;

\$C200-\$C2FF - по этим адресам в постоянной памяти, подключенной к внешней шине данных (ИС 2764 - D38), располагается драйвер, управляющий обменом данных по последовательному интерфейсу. Обращение к этим адресам активирует сигнал C2XX;

\$C300-\$C3FF - эта область памяти используется при формировании 80-колонного режима;

\$C400-\$C4FF, \$C500-\$C5FF, \$C700-\$C7FF - области, предназначенные для использования резидентным программным обеспечением периферийных модулей, подключенных, соответственно, к периферийным соединителям XS6, XS5 и XS4. При обращении к клеткам из этой области активируются соответственно сигналы: *I/O SEL4, *I/O SEL5 и *I/O SEL7 (C4XX, C5XX и C7XX);

\$C600-\$C6FF - по этим адресам в постоянной памяти, подключенной к внешней шине данных (ИС 2764 - D38),

располагается драйвер, управляющий НГМД. Обращение к этим адресам активирует сигнал C6XX.

Примечание: сигналы CnXX (*I/O SELn) и C0(n+8) (*DEV.SELn), где n - логический номер периферийного соединителя, дешифрируются схемами 74LS138 (D51) и 74LS154 (D61) соответственно.

- общая область для всех периферийных модулей - **\$C800-\$CFFF**. При обращении к клеткам из этой области активируется сигнал *I/O STB (ИС 74S20 и MMU).

5.1.10. ИНТЕРФЕЙСНЫЕ МОДУЛИ

5.1.10.1. Контроллер НГМД

На основной плате находится и встроенный контроллер НГМД. Гибкий магнитный диск - пластичный диск, с магнитным покрытием, разделенным на дорожки и секторы для записи информации. В ДОС 3.3 число дорожек 35, а секторов 16. В каждом секторе можно записывать до 256 байтов информации.

В табл.3 приведены сигналы интерфейса дискового контроллера к НГМД. Последний получает необходимые для работы напряжения непосредственно из компьютера.

Основные сигналы, необходимые для работы НГМД:

- Ф0, Ф1, Ф2, Ф3 - фазы шагового двигателя, обеспечивающие радиальное перемещение головки ЧТЕНИЯ/ЗАПИСИ;
- RDDATA - последовательный код считываемой информации;
- WRREQ и WRDATA - сигналы, обеспечивающие запись информации;
- WRPROT - сигнал, генерируемый НГМД. Указывает на наличие запрещения записи;
- ENA, ENB - сигналы разрешения одного из двух НГМД.

Фазы шагового двигателя генерируются ИС 74LS259 (D4) путем дешифрации младших адресов A0, A1, A2 и A3, по разрешению сигнала C0EX. Таким образом, ДОС непосредственно

используя инструкции машинного языка для 6502, управляет перемещением головки ЧТЕНИЯ/ЗАПИСИ, а также выбором активного НГМД и его остановкой.

После выбора активного НГМД и позиционирования головки относительно желаемой дорожки ДОС получает возможность выполнять основные операции - ЧТЕНИЕ и ЗАПИСЬ. Эти операции рассматриваются как макрооперации типа:

- ЗАПИСЬ ПОЛЯ АДРЕСА;
- ЗАПИСЬ ПОЛЯ ДАННЫХ;
- ЧТЕНИЕ ПОЛЯ АДРЕСА;
- ЧТЕНИЕ ПОЛЯ ДАННЫХ;

Контроллер осуществляет эти операции, а также кодирование байтов, предназначенных для записи, посредством регистра сдвига 74LS323 (D16), который работает под управлением микропрограммного автомата на регистре 74LS174 (D7) и ПЗУ - 2 ИС 82S129 (D5 и D9). Адресное поле ПЗУ делится на четыре области по 64 байта (по одной области для каждой операции).

Таймер NE555 (D33) задерживает остановку линейного двигателя НГМД на 5-6 оборотов, для избежания его остановки на время перемещения головки. Тем самым повышается быстродействие обмена информацией.

5.1.10.2. Параллельный интерфейс CENTRONICS

Модуль параллельного интерфейса также находится на основной плате компьютера. Он позволяет подключать к нему различные типы печатающих устройств, а также используется в качестве 8-бит параллельного выхода.

Протокол между печатающим устройством и компьютером посредством параллельного интерфейса осуществляется на базе следующих сигналов:

- DATA1-DATA8 - информационные выходы;
- PSTR - сигнал установки корректных данных на информационных выходах;

- ACK - сигнал подтверждения печатающего устройства. Генерируется по принятии принтером корректных данных;

- BUSY - сигнал, извещающий МК о том, что печатающее устройство не готово к восприятию новой информации.

Данные выдаются процессором по адресам \$C01X и по активированному сигналу C01X и сигналу ЗАПИСЬ запоминаются в регистр 74LS374 (D36). С его выходов данные поступают на принтер. Одновременно триггер 74LS74 (D35A) вырабатывает сигнал PSTR и данные воспринимаются принтером. Последний, со своей стороны, приняв их, вырабатывает сигнал подтверждения ACK и начинает печать. На время печати активируется сигнал BUSY. ACK и BUSY поступают на D7 и D6 внешней шины данных через буфер 74LS125 (D29C и D29B) при ЧТЕНИИ микропроцессором по адресам \$C01X.

5.1.10.3. Асинхронный последовательный интерфейс RS-232

Модуль последовательного интерфейса RS-232 также находится на основной плате компьютера. Осуществляет последовательную связь между компьютером и внешними устройствами, имеющими подобный интерфейс, дает возможность осуществить обмен данных между двумя компьютерами, а также использовать ПРАВЕЦ 8С в качестве терминала для более мощных ЭВМ.

Последовательный интерфейс RS-232 построен на БИС типа 8250 (D24). На нее поступают младшие четыре адреса и данные с внешней шины данных. Эта ИС работает с собственным тактом частотой 1,8 МГц. Он вырабатывается отдельным кварцевым генератором на 18 МГц (G2) делением на десять ИС 74LS90 (D21). Управляющими сигналами являются *C09X и R/W, стробируемый процессорным тактом Ф1. На 8250 поступает также и сигнал системного обнуления *RESET.

В качестве передатчика используется ИС SN75154 (D23), а приемника линии ИС - SN74150. Они обеспечивают оптимальное

согласование с длинной линией, а также покрытие расстояния установленного стандартом RS-232.

5.1.10.4. Модуль RGB

Модуль RGB предназначен для управления цветными мониторами или цветными телевизионными приемниками с целью получения цветного изображения в системе МК **ПРАВЕЦ 8С**.

Модуль RGB вырабатывает красный (R), зеленый (G) и синий (B) сигналы. Последовательные видеоданные поступают на регистр сдвига ИС 74LS164 (D3) и сдвигаются по такту 14М основного генератора компьютера.

В режиме графики IOU вырабатывает сигнал GR и сигналы с выхода регистра сдвига поступают на вход регистра 74LS175 (D1) и синхронизируются с поднесущей цветности 3,58М, вырабатываемой генератором компьютера. За каждый такт поднесущей цветности данные успевают измениться один раз. Этим достигается фазовая кодировка цвета. С выходов регистра данные через мультиплексор 74LS157 (D2) поступают на RGB выход - XS2.

В текстовом режиме сигнал GR запрещает работу регистра D1 и переключает входы мультиплексора. В этом случае на все три выхода RGB поступают сериализованные видеоданные. Сигнал LUM элиминирован.

5.1.11. ИНТЕРФЕЙСНЫЕ СОЕДИНИТЕЛИ

5.1.11.1. Соединитель для подключения питания.

Используется соединитель типа "жигули". Значения напряжений по контактам соединителя распределены следующим образом:

- контакт 1 - +12V;
- контакт 2 - минус 5V;
- контакт 3 - минус 12V;

- контакт 4 - GND;
- контакт 5 - +5V .

5.1.11.2. Соединитель для подключения клавиатуры.

Подключение клавиатуры к компьютеру осуществляется с помощью ленточного кабеля. На клавиатуре и на процессорной плате имеются гнездовые соединительные цоколи типа 16 DIL. Распределение сигналов по контактам цоколя (XS3), монтированного на процессорной плате, приведено в табл.1.

5.1.11.3.Соединитель для подключения ручек управления для игр.

Ручки управления для игр подключаются к компьютеру через гнездовой соединитель DIL16 - XS1. Распределение сигналов по контактам этого соединителя приведено в табл.2.

5.1.11.4. Соединитель для подключения видеомонитора.

Черно-белый видеомонитор подключается к BNC-соединителю XS7, монтированному на задней панели компьютера.

Таблица 1

Кон-такт	Обозначение	Сигнал
1	+5V	+5V
2	STROBE	по переднему фронту STROBE действительные данные записываются в клавиатурный буфер
3	*RESET	сигнал общего обнуления
4	AKD	сигнал активируется при нажатии клавиши
5	KBD 5	бит 5 кода, посылаемого клавиатурой
6	KBD 4	бит 4 кода, посылаемого клавиатурой
7	KBD 6	бит 6 кода, посылаемого клавиатурой
8	GND	земля
9	SW0	функциональная клавиша F1
10	KBD 2	бит 2 кода, посылаемого клавиатурой
11	KBD 3	бит 3 кода, посылаемого клавиатурой
12	KBD 0	бит 0 кода, посылаемого клавиатурой
13	KBD 1	бит 1 кода, посылаемого клавиатурой
14	SFTSW	выработанный процессорной платой. Определяет вид внутренней кодовой таблицы
15	KBD 7	бит 7 кода, посылаемого клавиатурой
16	SW1	функциональная клавиша F2

Таблица 2

Кон-такт	Обозначение	Сигнал
1	+5V	+5V
2	SW0	цифровой вход 0
3	SW1	цифровой вход 1
4	SW2	цифровой вход 2
5	*STB	обнуляет аналоговые входы компьютера
6	PDL3	аналоговый вход 3
7	PDL1	аналоговый вход 1
8	GND	земля
10	PDL0	аналоговый вход 0
11	PDL2	аналоговый вход 2
12	AN3	цифровой выход 3
13	AN2	цифровой выход 2
14	AN1	цифровой выход 1
15	AN0	цифровой выход 0

Цветной видеомонитор подключается к гнездовому соединителю разъема XS8 на задней панели компьютера. С

выхода соединителя получаются все сигналы, необходимые для управления цветным RGB-монитором. Сигналы цветности (R, G и B) имеют положительную полярность с максимальной амплитудой 1V, а синхросмесь - отрицательную, с амплитудой 4V. Распределение сигналов по контактам этого соединителя следующее:

- контакт 1 - RED OUT - красный;
- контакт 2 - GREEN OUT - зеленый;
- контакт 3 - BLUE OUT - синий;
- контакт 4 - SYNC OUT - синхросмесь;
- контакт 5 - LUM - яркость;
- экран - GND - земля.

В случае отсутствия разъема XS8, цветной видеомонитор подключается к гнездовому соединителю CANON-9 разъема XS2 в правом заднем углу платы.

Распределение сигналов по контактам этого соединителя следующее:

- контакты 1 и 2 - GND - земля;
- контакт 3 - RED OUT - красный;
- контакт 4 - GREEN OUT - зеленый;
- контакт 5 - BLUE OUT - синий;
- контакт 6 - LUM - яркость;
- контакты 8 и 9 - SYNC OUT - синхросмесь.

5.1.11.5. Соединитель для подключения громкоговорителя.

Громкоговоритель подключается к соединителю XP9, расположенному в правой передней части процессорной платы.

5.1.11.6. Соединители для подключения внешних периферийных устройств.

В ПК ПРАВЕЦ 8С имеется три соединителя для подключения внешних периферийных устройств XS4, XS5 и XS6, шифтовый соединитель параллельного интерфейса XP6, шифтовый с 6-ю

выводами и шифтовый XP2 типа CANON-9 последовательного интерфейса RS-232, два шифтовых соединителя XP3 и XP4 для подключения НГМД. Их взаимное расположение и нумерация представлены в прил.2.

Распределение сигналов по контактам периферийных соединителей приведено в прил.3.

Значение сигналов периферийных соединителей следующее:

***I/O SELECT** - нормально этот сигнал находится в состоянии логической единицы. Становится логическим нулем, когда процессор выдает адрес, попадающий в область \$CnXX, где n - номер соответствующего соединителя. Эта шина имеет нагрузочную способность 10 TTL LS нагрузок;

A0÷A15 - адресные шины. Эти шины имеют три состояния, адрес на них становится действительным во время Ф1 и остается таким во время Ф2. Имеют нагрузочную способность 5 TTL LS нагрузок;

R/*W - сигнал ЧТЕНИЕ/ЗАПИСЬ. Шина с тремя состояниями. Информация на ней действительна одновременно с адресами. Имеет нагрузочную способность 2 TTL LS нагрузки;

***I/O STROBE** - в нормальном состоянии этот сигнал логическая единица. Становится логическим нулем, когда процессор выдает адрес из области \$C800 - \$CFFF. Эта шина имеет нагрузочную способность 4 TTL LS нагрузки;

RDY (READY) - вход микропроцессора. Подача низкого уровня на эту шину во время Ф1 останавливает процесс, при этом на адресных шинах сохраняется выданный адрес;

***DMA** - выдача сигнала непосредственного доступа к памяти периферийным модулем (*DMA) во время Ф1 блокирует доступ микропроцессора к адресным шинам;

INT OUT - выход на цепочку для определения приоритета прерываний. Обыкновенно подключается к контакту 28 (INT IN);

DMA OUT - выход на цепочку для определения приоритета непосредственного доступа к памяти. Обыкновенно подключается к контакту 27 (DMA IN);

DMA IN - выход непосредственного доступа к памяти. Обыкновенно подключается к контакту 24 (DMA OUT);

INT IN - вход с цепочки для определения приоритета прерываний. Обыкновенно подключается к контакту 23 (INT OUT);

***NMI** - вход немаскируемых прерываний процессора. Подача логического нуля на эту шину стартирует цикл прерывания. Команда перехода на начало программы, обрабатывающей прерывание, находится по адресу \$3FB-\$3FD;

***IRQ** - вход маскируемых прерываний процессора. Подача логического нуля на эту шину стартирует цикл прерывания лишь при условии, что флаг запрещения прерываний (I) не установлен. Начало программы, обрабатывающей прерывание, находится по адресу \$3FE-\$3FF;

***RESET** - общее обнуление системы. Подача низкого уровня на эту шину стартирует подпрограмму обнуления по адресу \$FFFC - \$FFFD;

***INH** - подача низкого уровня на эту шину во время Ф1 запрещает доступ к памяти на процессорной плате;

3.58M - сигнал синхронизации по цветности в системе NTSC. Эта шина имеет нагрузочную способность 2 TTL LS нагрузки;

7M - системный тактовый сигнал. Эта шина имеет нагрузочную способность 2 TTL LS нагрузки;

Q3 - ассиметричный тактовый сигнал с частотой 2MHz общего предназначения. Эта шина имеет нагрузочную способность 2 TTL LS нагрузки;

Ф1 - фаза 1 процессорного такта. Эта шина имеет нагрузочную способность 2 TTL LS нагрузки;

Ф0 - фаза 0 процессорного такта. Эта шина имеет нагрузочную способность 2 TTL LS нагрузки;

***DEV.SELECT** - в нормальном состоянии этот сигнал логическая единица. Становится логическим нулем во время Ф0, когда процессор выдаст адрес из области \$C0nX, где n - номер

соответствующего соединителя плюс 8. Эта шина имеет нагрузочную способность 10 TTL LS нагрузок;

D7 ÷ D0 - соответственно с седьмого по нулевой биты шины данных. Это двунаправленная шина с тремя состояниями. Информация на ней становится действительной во время Ф0 и остается действительной до спада Ф0. Шина имеет нагрузочную способность 1 TTL LS нагрузка;

Распределение сигналов по контактам соединителей контроллера НГМД приведено в табл.3.

Таблица 3

Наименование	N	N	Наименование
GROUND	1	11	Ф0
GROUND	2	12	Ф1
GROUND	3	13	Ф2
GROUND	4	14	Ф3
-12V	5	15	WRREQ
+5V	6	16	+5V
+12V	7	17	ENA, ENB
+12V	8	18	RDDATA
+12V	9	19	WRDATA
+12V	10	20	WRPROT

Распределение сигналов по контактам соединителя параллельного интерфейса приведено в табл.4.

Таблица 4

N	Наименование
1	PSTR - строб принтера
2	DATA 1 - первый бит данных
3	DATA 2 - второй бит данных
4	DATA 3 - третий бит данных
5	DATA 4 - четвертый бит данных
6	DATA 5 - пятый бит данных
7	DATA 6 - шестой бит данных
8	DATA 7 - седьмой бит данных
9	DATA 8 - восьмой бит данных
10	ACK - корректные данные приняты
16	GROUND - земля
17	GROUND - земля
20	BUSY - занято

Распределение сигналов по контактам соединителя последовательного интерфейса приведено в табл.5.

Таблица 5

N	С о е д и н и т е л ь	
	Гнездовой типа CANON-9	Штыревой с 6-ю выводами
1	GROUND	GROUND
2	DATA TERMINAL READY	DATA TERMINAL READY
3	TRANSMIT DATA	CLEAR TO SEND
4	RECEIVE DATA	TRANSMIT DATA
5	NO CONNECTED	RECEIVE DATA
6	NO CONNECTED	DATA SET READY
7	CLEAR TO SEND	
8	NO CONNECTED	
9	DATA SET READY	

5.1.18. ПРОГРАММНО УПРАВЛЯЕМЫЕ КЛЮЧИ И КЛЕТКИ СПЕЦИАЛЬНОГО НАЗНАЧЕНИЯ

ПРАВЕЦ 8С обладает большими возможностями отчасти благодаря наличию встроенных программно управляемых ключей. В большинстве случаев это триггеры, занимающие два соседних адреса в адресном пространстве процессора и организованные таким образом, что любое обращение (операция ЧТЕНИЕ или ЗАПИСЬ) к четному адресу их обнуляет, а к нечетному - устанавливает. Эти триггеры являются частью специализированных схем с большой степенью интеграции MMU и IOU. При необходимости состояние некоторых из программно управляемых ключей можно прочесть на шине D7. Как правило, это выполняется по адресу, различному от того, по которому выполняется обнуление или установление ключа.

С целью упрощения изложения одновременно с программно управляемыми ключами рассмотрим клетки памяти со специальным предназначением, преимущественно те из них, обращение к которым вызывает генерацию сигнала.

5.1.18.1. Клавиатура.

§C000 - чтение клавиатуры. Операция ЧТЕНИЕ с этого адреса вызывает генерацию сигнала *KBD. Последний разрешает поступление на шину данных младших семи битов кода нажатой клавиши.

§C010 - флаг AKD (НАЖАТА КЛАВИША) и программно управляемый ключ CLEAR STROBE (ОБНУЛЕНИЕ БИТА STROBE). Программа может проверить имеется ли нажатая клавиша, прочитав содержимое клетки с адресом §C010. Старший бит содержимого этой клетки обозначен AKD и, если он единица, то имеется нажатая клавиша, если 0 - нет. Особенным здесь является то, что нажатие клавиши устанавливает бит STROBE и он остается установленным, пока не будет обнулен выполнением операции ЗАПИСЬ по адресу §C010. Следовательно, адрес §C010 является комбинацией флага AKD (НАЖАТА КЛАВИША) и программно управляемого ключа CLEAR STROBE (ОБНУЛЕНИЕ БИТА STROBE - седьмой бит данных с клавиатуры).

§C06X - при выполнении операции ЗАПИСЬ по этому адресу младший бит данных (D0) на шине данных записывается в программно управляемый ключ MODE (РЕЖИМ). Состояние этого ключа определяет тип кодовой таблицы, с которой работает компьютер. Когда он установлен, компьютер работает с семибитовой кодовой таблицей, когда обнулен - может использоваться и восьмибитовая кодовая таблица. Состояние ключа MODE можно прочесть по шине данных (бит D6) по адресу §C06X.

§C060 (§CQ68). В режиме ВОСЬМИБИТОВАЯ КОДОВАЯ ТАБЛИЦА младшие семь битов кода нажатой клавиши можно прочесть по адресу §C000, а восьмой бит доступен по адресу §C060 или §CQ68.

5.1.18.2. Режимы изображения.

В общем случае термин "режим изображения" включает выбор первичного или альтернативного набора символов, выбор изображения с 40 или с 80 символами в строке, выбор одного из режимов ТЕКСТ, ГРАФИКА с НИЗКОЙ или ВЫСОКОЙ РАЗРЕШАЮЩЕЙ СПОСОБНОСТЬЮ, выбор нормального (только графика или только текст) или смешанного изображения, выбор первой или второй страницы, выбор нормальной графики или графики с двойной разрешающей способностью и т.д.

\$C000 - операция ЗАПИСЬ по этому адресу обнуляет ключ 80STORE (ЗАПИСЬ 80 КОЛОНН). В этом случае ключ PAGE2 (ВТОРАЯ СТРАНИЦА) выбирает первую или вторую страницу основной памяти.

\$C00C - выполнение операции ЧТЕНИЕ с этого адреса обнуляет ключ 80COL (80 КОЛОНН). Изображение будет 40-колонным.

\$C00D - операция ЧТЕНИЕ с этого адреса устанавливает ключ 80COL (80 КОЛОНН). Изображение будет 80-колонным.

\$C00E - операция ЧТЕНИЕ с этого адреса обнуляет ключ ALTCHAR (АЛЬТЕРНАТИВНЫЙ НАБОР СИМВОЛОВ). Компьютер использует первичный набор символов знакового генератора.

\$C00F - операция ЧТЕНИЕ с этого адреса устанавливает ключ ALTCHAR (АЛЬТЕРНАТИВНЫЙ НАБОР СИМВОЛОВ). Компьютер использует альтернативный набор символов знакового генератора.

\$C018 - состояние ключа 80STORE можно прочесть по шине данных (бит D7), выполняя операцию ЧТЕНИЕ с адреса \$C018.

\$C01A - состояние ключа 80STORE можно прочесть по шине данных (бит D7), выполняя операцию ЧТЕНИЕ с адреса \$C01A.

\$C01B - состояние ключа MIXED можно прочесть по шине данных (бит D7), выполняя операцию ЧТЕНИЕ с адреса \$C01B.

\$C01C - состояние ключа PAGE2 можно прочесть по шине данных (бит D7), выполняя операцию ЧТЕНИЕ с адреса \$C01C.

\$C01D - состояние ключа HIREC можно прочесть по шине данных (бит D7), выполняя операцию ЧТЕНИЕ с адреса \$C01D.

§C01E - состояние. ключа ALTCHAR можно прочесть по шине данных (бит D7), выполняя операцию ЧТЕНИЕ с адреса §C01E'.

§C01F - состояние ключа 80COL можно прочесть по шине данных (бит D7), выполняя операцию ЧТЕНИЕ с адреса §C01F.

§C050 - операция ЧТЕНИЕ или ЗАПИСЬ по этому адресу обнуляет ключ TEXT (ТЕКСТ). Изображение будет графическим, а если установлен ключ MIXED (СМЕШАННОЕ ИЗОБРАЖЕНИЕ) - смешанным.

§C051 - операция ЧТЕНИЕ или ЗАПИСЬ на этот адрес устанавливает ключ TEXT (ТЕКСТ). Изображение будет текстовым.

§C052 - операция ЧТЕНИЕ или ЗАПИСЬ по этому адресу обнуляет ключ MIXED (СМЕШАННОЕ ИЗОБРАЖЕНИЕ). Изображение будет или только текстовым, или только графическим. Определяется состоянием ключа TEXT (ТЕКСТ).

§C053 - операция ЧТЕНИЕ или ЗАПИСЬ по этому адресу устанавливает ключ MIXED (СМЕШАННОЕ ИЗОБРАЖЕНИЕ). Изображение будет смешанным - графика, определенная состоянием ключа HIRES (ГРАФИЧЕСКИЙ РЕЖИМ С ВЫСОКОЙ РАЗРЕШАЮЩЕЙ СПОСОБНОСТЬЮ), а четыре последние строки экрана будут зарезервированы для четырех строк текста.

§C054 - операция ЧТЕНИЕ или ЗАПИСЬ по этому адресу обнуляет ключ PAGE2 (ВТОРАЯ СТРАНИЦА). Компьютер использует первую страницу основной памяти.

§C055 - операция ЧТЕНИЕ или ЗАПИСЬ по этому адресу устанавливает ключ PAGE2 (ВТОРАЯ СТРАНИЦА). Компьютер использует вторую страницу основной памяти, а, если установлен ключ 80STORE, - первую страницу расширения памяти.

§C05E - операция ЧТЕНИЕ или ЗАПИСЬ по этому адресу устанавливает ключ DHIRE (ГРАФИКА С ДВА РАЗА БОЛЕЕ ВЫСОКОЙ РАЗРЕШАЮЩЕЙ СПОСОБНОСТЬЮ). Если ключ IOUDIS установлен, графическое изображение становится с нормальной разрешающей способностью.

§C05F - операция ЧТЕНИЕ или ЗАПИСЬ по этому адресу устанавливает ключ DHIRES (ГРАФИКА С ДВА РАЗА БОЛЕЕ ВЫСОКОЙ РАЗРЕШАЮЩЕЙ СПОСОБНОСТЬЮ). Если IOUDIS установлен, графическое изображение становится с нормальной разрешающей способностью.

§C07E - операция ЗАПИСЬ по этому адресу устанавливает ключ IOUDIS (IOU ЗАПРЕЩЕНИЕ). Схема управления устройствами входа-выхода IOU не имеет доступа к адресам §C058 до §C05F. Разрешен доступ к ключу DHIRES (ГРАФИКА С ДВА РАЗА БОЛЕЕ ВЫСОКОЙ РАЗРЕШАЮЩЕЙ СПОСОБНОСТЬЮ).

§C07E - состояние ключа IOUDIS можно прочитать по шине данных (бит 7), выполняя операцию ЧТЕНИЕ с адреса §C07E.

§C07F - операция ЗАПИСЬ по этому адресу обнуляет ключ IOUDIS (IOU ЗАПРЕЩЕНИЕ). Схема управления устройствами входа-выхода IOU имеет доступ к адресам §C058 до §C05F. Запрещен доступ к ключу DHIRES (ГРАФИКА С ДВА РАЗА БОЛЕЕ ВЫСОКОЙ РАЗРЕШАЮЩЕЙ СПОСОБНОСТЬЮ).

§C07F - состояние ключа DHIRES можно прочитать по шине данных (бит 7), выполняя операцию ЧТЕНИЕ с адреса §C07F.

5.1.18.3. Громкоговоритель.

Каждая операция ЧТЕНИЕ с адреса §C030 перебрасывает триггер, управляющий громкоговорителем.

5.1.18.4. Цифровые выходы.

***C040** - при выполнении операции ЧТЕНИЕ с этого адреса вырабатывается сигнал *STB (СТРОБ ЦИФРОВЫХ ВЫХОДОВ).

***C058** - при выполнении операций ЧТЕНИЕ или ЗАПИСЬ по этому адресу обнуляется ЦИФРОВОЙ ВЫХОД 0.

***C059** - при выполнении операций ЧТЕНИЕ или ЗАПИСЬ по этому адресу устанавливается ЦИФРОВОЙ ВЫХОД 0.

§C05A - выполнение операций ЧТЕНИЕ или ЗАПИСЬ по этому адресу обнуляет ЦИФРОВОЙ ВЫХОД 1.

\$C05B - выполнение операций ЧТЕНИЕ или ЗАПИСЬ по этому адресу устанавливает ЦИФРОВОЙ ВЫХОД 1.

\$C05C - выполнение операций ЧТЕНИЕ или ЗАПИСЬ по этому адресу обнуляет ЦИФРОВОЙ ВЫХОД 2.

\$C05D - выполнение операций ЧТЕНИЕ или ЗАПИСЬ по этому адресу устанавливает ЦИФРОВОЙ ВЫХОД 2.

\$C05E - выполнение операций ЧТЕНИЕ или ЗАПИСЬ по этому адресу обнуляет ЦИФРОВОЙ ВЫХОД 3.

\$C05F - выполнение операций ЧТЕНИЕ или ЗАПИСЬ по этому адресу устанавливает ЦИФРОВОЙ ВЫХОД 3.

5.1.18.5. Цифровые выходы.

§C061 – состояние SW0 (ЦИФРОВОЙ ВХОД 0) можно прочесть по шине данных (бит 7), выполняя операцию ЧТЕНИЕ по адресу §C061. К этому входу подключена функциональная клавиша F1.

§C062 – состояние SW1 (ЦИФРОВОЙ ВХОД 1) можно прочесть по шине данных (бит 7), выполняя операцию ЧТЕНИЕ по адресу §C062. К этому входу подключена функциональная клавиша F2.

§C063 – состояние SW2 (ЦИФРОВОЙ ВХОД 2) можно прочесть по шине данных (бит 7), выполняя операцию ЧТЕНИЕ по адресу §C063.

5.1.18.6. Аналоговые входы.

§C064 – состояние АНАЛОГОВОГО ВХОДА 0 можно прочесть по шине данных (бит 7), выполняя операцию ЧТЕНИЕ по адресу §C064.

§C065 – состояние АНАЛОГОВОГО ВХОДА 1 можно прочесть по шине данных (бит 7), выполняя операцию ЧТЕНИЕ по адресу §C065.

§C066 – состояние АНАЛОГОВОГО ВХОДА 2 можно прочесть по шине данных (бит 7), выполняя операцию ЧТЕНИЕ по адресу §C066.

§C067 – состояние АНАЛОГОВОГО ВХОДА 3 можно прочесть по шине данных (бит 7), выполняя операцию ЧТЕНИЕ по адресу §C067.

§C070 – обращение к этому адресу обнуляет аналоговые входы компьютера (вызывает выработку сигнала *C07X).

5.1.18.7. Управление памятью.

§C002 – выполнение операции ЗАПИСЬ по этому адресу обнуляет ключ RAMRD (ЧТЕНИЕ ИЗ ПАМЯТИ) и, таким образом, разрешает чтение из основной памяти.

§C003 - выполнение операции ЗАПИСЬ по этому адресу устанавливает ключ RAMRD (ЧТЕНИЕ ИЗ ПАМЯТИ) и, таким образом, разрешает чтение из дополнительной памяти.

§C004 - выполнение операции ЗАПИСЬ по этому адресу обнуляет ключ RAMWRT (ЗАПИСЬ В ПАМЯТЬ) и, таким образом, разрешает запись в основную память.

§C005 - выполнение операции ЗАПИСЬ по этому адресу устанавливает ключ RAMWRT (ЗАПИСЬ В ПАМЯТЬ) и, таким образом, разрешает запись в дополнительную память.

§C008 - операция ЗАПИСЬ по этому адресу обнуляет ключ ALTZR (АЛЬТЕРНАТИВНАЯ НУЛЕВАЯ СТРАНИЦА). Резидентное программное обеспечение использует нулевую и первую страницы основной памяти.

§C009 - операция ЗАПИСЬ по этому адресу устанавливает ключ ALTZR (АЛЬТЕРНАТИВНАЯ НУЛЕВАЯ СТРАНИЦА). Резидентное программное обеспечение использует нулевую и первую страницы дополнительной памяти.

§C011 - содержимое этой клетки определяет, который из двух банков оперативной памяти, расположенной по адресам \$D000-\$DFFF, выбран. Единица, считанная с шины данных (бит D7) по адресу §C011, обозначает, что выбран второй банк, а ноль - первый.

§C012 - содержимое этой клетки определяет, которая из двух памяти (оперативная или постоянная), расположенных по адресам \$D000-\$FFFF, является доступной. Единица, считанная с шины данных (бит D7) по адресу §C012, обозначает, что доступна оперативная, а ноль - постоянная память.

§C013 - состояние ключа RAMRD можно прочесть по шине данных (бит D7), выполняя операцию ЧТЕНИЕ по адресу §C013.

§C014 - состояние ключа RAMWRT можно прочесть по шине данных (бит D7), выполняя операцию ЧТЕНИЕ по адресу §C014.

§C016 - содержимое этой клетки определяет, которая из двух памяти (основная или дополнительная) является доступной. Единица, считанная с шины данных (бит D7) по

адресу §C016, обозначает, что доступна основная, а ноль - дополнительная память.

§C080 - выполнение операции ЧТЕНИЕ с этого адреса разрешает чтение из оперативной памяти, расположенной по адресам \$D000-\$FFFF. Выбран второй банк оперативной памяти, расположенной по адресам \$D000-\$DFFF.

§C081 - две последовательные операции ЧТЕНИЕ с этого адреса разрешают чтение из постоянной памяти, расположенной по адресам \$D000-\$FFFF и запись в оперативную память, расположенную по тем же адресам. Выбран второй банк оперативной памяти, расположенной по адресам \$D000-\$DFFF.

§C082 - две последовательные операции ЧТЕНИЕ с этого адреса разрешают чтение из постоянной памяти, расположенной по адресам \$D000-\$FFFF и запрещает запись в оперативную память, расположенную по тем же адресам. Выбран второй банк оперативной памяти, расположенной по адресам \$D000-\$DFFF.

§C083 - две последовательные операции ЧТЕНИЕ с этого адреса разрешают чтение и запись в оперативную память, расположенную по адресам \$D000-\$FFFF. Выбран второй банк оперативной памяти, расположенной по адресам \$D000-\$DFFF.

§C088 - выполнение операции ЧТЕНИЕ с этого адреса разрешает чтение из оперативной памяти, расположенной по адресам \$D000-\$FFFF. Выбран первый банк оперативной памяти, расположенной по адресам \$D000-\$DFFF.

§C089 - две последовательные операции ЧТЕНИЕ с этого адреса разрешают чтение из постоянной памяти, расположенной по адресам \$D000-\$FFFF и запись в оперативную память, расположенную по тем же адресам. Выбран первый банк оперативной памяти, расположенной по адресам \$D000-\$DFFF.

§C08A - выполнение операции ЧТЕНИЕ с этого адреса разрешает чтение из постоянной памяти, расположенной по адресам \$D000-\$FFFF и запрещает запись в оперативную память, расположенную по этим же адресам. Выбран первый банк оперативной памяти, расположенной по адресам \$D000-\$DFFF.

\$C089 - две последовательные операции ЧТЕНИЕ с этого адреса разрешают чтение и запись в оперативную память расположенную по адресам \$D000-\$FFFF. Выбран первый банк оперативной памяти, расположенной по адресам \$D000-\$DFFF.

В программе МОНИТОР компьютера есть две подпрограммы, облегчающие работу с дополнительной памятью. Они позволяют ее использование без переключения программно управляемых ключей.

Подпрограмма AUXMOVE. Входные точки - \$C311 и \$C363. Подпрограмма AUXMOVE копирует блоки данных из системной в дополнительную память и наоборот. Для ее использования необходимо в двойные ячейки нулевой страницы A1, A2 и A4 загрузить соответственно начальный и конечный адреса блока данных, а также начальный адрес области памяти, куда они копируются. Направление обмена определяется состоянием флага C (перенос) в регистре состояния микропроцессора.

Подпрограмма AUXMOVE не работает с нулевой и первой страницами памяти, а также и с областью \$D000-\$DFFF.

Подпрограмма XFER. Входные точки - \$C314 и \$C3B0. Подпрограмма XFER передает программное управление программным сегментам, расположенным в дополнительной памяти и наоборот. Для ее использования необходимо установить:

- начальный адрес программы, которой передается управление. Его необходимо записать в ячейки \$3ED - \$3EE;
- направление передачи управления. Определяется состоянием флага C (перенос) в регистре состояния микропроцессора;
- которая из двух нулевых страниц, и соответственно - который из двух стеков, будут использоваться после передачи управления. Определяется состоянием флага V (переполнение) в регистре состояния микропроцессора.

5.2. БЛОК ПИТАНИЯ

В компьютере применен импульсный блок питания. Этим достигается снижение веса, повышение надежности и функциональности всего устройства. Блок питания вырабатывает номинальные напряжения, оговоренные в технических характеристиках (см. пар. 2.11.). Расположение выводов приведено в пар. 5.1.11.1.

5.3. КЛАВИАТУРА

Сканирование клавиатуры, выдача ASCII кода нажатой клавиши и сопряжение с компьютером обеспечивается микрокомпьютером на одной ИС СМ650. Все сигналы, вырабатываемые клавиатурой, приведены в табл.1.

6. УКАЗАНИЯ ТРЕБОВАНИЙ ТЕХНИКИ БЕЗОПАСНОСТИ

6.1. Необходимо выключать питание и вынимать кабель из контакта сети при удалении верхней крышки компьютера (для включения или смены модулей и контроллеров периферийных устройств)

6.2. При продолжительной работе с персональным компьютером **ПРАВЕЦ 8С** использовать рабочее место, отвечающее требованиям эргономики.

7. ПОДГОТОВКА ИЗДЕЛИЯ К РАБОТЕ И РАБОТА С ПРАВЕЦ 8С

Работать с **ПРАВЕЦ 8С** легко и удобно, но для соблюдения требований по технике безопасности и для предупреждения нежелательных повреждений в компьютере потребитель должен придерживаться определенных правил при первоначальном монтаже и при всякой следующей переконфигурации системы.

В настоящем разделе даются рекомендации, которые могут помочь при монтаже компьютера, смене или добавлении модулей, а также основные сведения при работе с ним.

7.1. ПОДГОТОВКА ИЗДЕЛИЯ К РАБОТЕ.

7.1.1. Внешний осмотр.

После распаковки компьютера, перед тем как подключить его к сети, потребитель должен произвести осмотр изделия, проверить имеются ли внешние повреждения и согласно списку комплектности проверить наличие всех узлов и приспособлений.

7.1.2. Монтаж модулей.

Для конфигурации желаемой системы, потребитель сам может выбрать и установить необходимые модули в соответствующие интерфейсные соединители. Для этого необходимо снять верхнюю крышку компьютера.

Внимание! Согласно требованиям техники безопасности снятие верхней крышки компьютера можно производить только при выключенном напряжении питания и при вытаскивании кабеля питания из контакта питающей сети.

Монтаж модулей компьютера и при необходимости их подключение к соответствующим периферийным устройствам выполняется согласно требованиям сопровождающей их документации.